

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Attorney Docket No. 253/040

In re patent application of

Gi-Jung KIM, et al.

Group Art Unit: (Unassigned)

Serial No. (Unassigned)

Examiner: (Unassigned)

Filed: Concurrently

For: APPARATUS FOR ANALYZING A SUBSTRATE EMPLOYING A COPPER DECORATION

**CLAIM FOR CONVENTION PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA. 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Korean Application No. 2002-78726, filed December 11, 2002.

Respectfully submitted,

October 21, 2003  
Date



Eugene M. Lee  
Reg. No. 32,039  
Richard A. Sterba  
Reg. No. 43,162

LEE & STERBA, P.C.  
1101 Wilson Boulevard Suite 2000  
Arlington, VA 20009  
Telephone: (703) 525-0978

대한민국 특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0078726  
Application Number

출원년월일 : 2002년 12월 11일  
Date of Application DEC 11, 2002

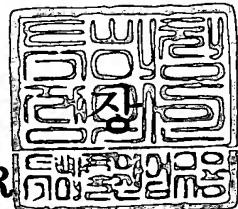
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003년 02월 17일

특허청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.12.11
【발명의 명칭】	구리 데코레이션에 의한 기판 분석 장치
【발명의 영문명칭】	Apparatus for a substance analysis using copper decoration
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박영우
【대리인코드】	9-1998-000230-2
【포괄위임등록번호】	1999-030203-7
【발명자】	
【성명의 국문표기】	김기정
【성명의 영문표기】	KIM, Gi Jung
【주민등록번호】	710924-1121326
【우편번호】	449-907
【주소】	경기도 용인시 기흥읍 신갈리 426-5 영남빌라 302호
【국적】	KR
【발명자】	
【성명의 국문표기】	조규철
【성명의 영문표기】	CHO, Kyoo Chul
【주민등록번호】	610712-1470720
【우편번호】	449-840
【주소】	경기도 용인시 수지읍 수지2지구 5-2블럭 진흥아파트 623-1404
【국적】	KR
【발명자】	
【성명의 국문표기】	허태열
【성명의 영문표기】	HEO, Tae Yeol
【주민등록번호】	670512-1119739

【우편번호】	449-846		
【주소】	경기도 용인시 수지읍 풍덕천리 1168번지 진산마을 삼성5 차 518동 11 03호		
【국적】	KR		
【발명자】			
【성명의 국문표기】	박숙현		
【성명의 영문표기】	PARK, Sook Hyun		
【주민등록번호】	780208-2635019		
【우편번호】	441-090		
【주소】	경기도 수원시 권선구 고등동 13-24		
【국적】	KR.		
【심사청구】	청구		
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정 에 의한 출원심사 를 청구합니다. 대리인 박영우 (인)		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	10	면	10,000 원
【우선권주장료】	0	건	0 원
【심사청구료】	19	항	717,000 원
【합계】	756,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

**【요약서】****【요약】**

다수매의 웨이퍼를 동시에 분석할 수 있는 구리 데코레이션에 의한 기판 분석 장치가 개시되어 있다. 전해액을 수용하기 위한 수용구들을 포함하는 배스, 상기 수용구들 내의 표면에 형성되고 분석용 기판을 상기 배스의 저면에 대해 수직 방향으로 삽입하도록 구성되는 슬롯들, 상기 수용구들 내에 구비되고, 상기 수용구들 내에 삽입되는 기판이면 전체와 접촉하도록 위치하는 하부 구리 플레이트들, 상기 수용구들 내에 구비되고, 상기 삽입되는 기판 전면과 이격되면서 상기 기판과 서로 대응하도록 위치하는 상부 구리 플레이트들 및 상기 하부 및 상부 구리 플레이트들에 전원을 공급하는 전원 공급부를 구비하는 구리 데코레이션에 의한 기판 분석 장치를 제공한다.

**【대표도】**

도 3

**【명세서】****【발명의 명칭】**

구리 데코레이션에 의한 기판 분석 장치{Apparatus for a substance analysis using copper decoration}

**【도면의 간단한 설명】**

도 1은 종래의 구리 데코레이션 장치를 나타내는 개략도이다.

도 2는 본 발명의 제1 실시예에 따른 구리 데코레이션에 의한 기판 분석 장치를 나타내는 단면도이다.

도 3은 본 발명의 제1 실시예에 따른 구리 데코레이션에 의한 기판 분석 장치를 나타내는 사시도이다.

도 4는 본 발명의 제1 실시예에 따른 변형된 형태의 구리 데코레이션에 의한 기판 분석 장치를 나타내는 단면도이다.

도 5는 구리 데코레이션에 의해 실리콘 웨이퍼를 분석하는 방법을 나타내는 흐름도이다.

도 6는 본 발명의 제2 실시예에 따른 분석 장치를 나타내는 개략적인 사시도이다.

도 7은 본 발명의 제3 실시예에 따른 분석 장치를 나타내는 개략적인 사시도이다.

**<도면의 주요 부분에 대한 부호의 설명>**

104, 204, : 수용구

106, 206, 306 : 배스

108 : 슬롯

110, 210, 310 : 하부 구리 플레이트

112, 212, 312 : 상부 구리 플레이트 114, 214, 314 : 전원 공급부

### 【발명의 상세한 설명】

#### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<12> 본 발명은 구리 데코레이션에 의한 기판 분석 장치에 관한 것이다. 보다 상세하게는 반도체 장치의 제조시에 기판으로 사용되는 실리콘 웨이퍼 내에 존재하는 결정 결함을 분석하는 기판 분석 장치에 관한 것이다.

<13> 반도체 장치의 집적도가 증가함에 따라 반도체 장치의 제조시에 기판으로 사용되는 실리콘 웨이퍼의 품질은 반도체 장치의 수율과 신뢰성에 큰 영향을 끼치고 있다. 상기 실리콘 웨이퍼의 품질은 상기 실리콘 웨이퍼를 제조하는 과정 중에 발생하는 상기 실리콘 웨이퍼의 표면 및 내부에 결함의 분포 및 밀도 등에 따라 결정된다.

<14> 일반적으로, 실리콘 웨이퍼 제조 과정은 고순도의 다결정 실리콘 봉을 제조한 후 초크랄스키(Czochralski) 결정 성장법 또는 플로트존 결정 성장법에 따라 단결정 실리콘 봉을 생산한다. 이후에, 이를 얇게 절단하고, 절단된 일면을 연마하고 세정함으로서 완성된다.

<15> 상기와 같이 실리콘 웨이퍼의 제조 공정을 수행하는 중에, 상기 실리콘 웨이퍼에는 D-디펙트, COPs(crystal original particles) 및 산소 석출물과 같은 결정 결함이 빈번히 발생한다. 상기 결함이 발생된 실리콘 웨이퍼 상에 산화막을 형성하면, 상기 결함 부

위에서의 산화막의 특성이 좋지 않다. 구체적으로, 상기 결정 결함은 반도체 장치의 게이트 산화막 및 STI 형성시에 불량을 유발한다.

<16> 상기 불량들을 미연에 방지하기 위해서, 상기 실리콘 웨이퍼에 발생한 결정 결함을 정확하고 신속하게 분석 방법은 매우 중요하게 대두되고 있다. 종래에 결정 결함 분석 방법으로는 파티클 측정기를 사용하는 방법, 에칭 장비를 사용하는 방법, 레이저 스캐터링 입자 계수기를 사용하는 방법 및 MOS 디바이스 제작을 통한 산화막 절연 파괴 방법 등을 들 수 있다. 그러나, 상기 방법들은 몇가지의 문제점들을 갖고 있다. 상기 파티클 측정기를 사용하는 방법은  $0.12\mu\text{m}$ 정도의 작은 크기 내에 존재하는 결정 결함만을 측정할 수 있다. 상기 에칭 장비 및 레이저 스캐터링 입자 계수기를 사용하는 방법은 실리콘 웨이퍼 내부에 존재하는 결정 결함을 측정할 수는 있으나, 상기 결정 결함의 원형을 파괴한다. 또한, 상기 MOS 디바이스 제작을 통한 산화막 절연 파괴 방법은 상기 결함이 산화막의 특성에 끼치는 영향을 평가할 수 있지만 상기 결함의 모포로지 관찰이 불가능하다.

<17> 상기 방법들의 문제점을 개선하면서 실리콘 웨이퍼에 발생한 결함을 분석할 수 있는 방법으로 최근에는 구리 데코레이션 방법을 사용하고 있다. 상기 구리 데코레이션 방법은 실리콘 웨이퍼의 상부면에 실리콘 산화막을 형성하고, 상기 실리콘 웨이퍼의 양단에 전계를 형성하여 상기 실리콘 웨이퍼의 결함 부위에 구리가 흡착되도록 하는 방법이다.

<18> 도 1은 종래의 구리 데코레이션 장치를 나타내는 개략도이다.

<19> 상기 구리 데코레이션 장치(10)는 내부에 전해액(12)을 채우기 위한

배스(14)와, 상기 배스(14)의 저면에 위치하고 하나의 분석용 실리콘 웨이퍼(W)의 이면이 놓여지는 하부 구리 플레이트(16)와, 상기 하부 구리 플레이트(16)와 이격되면서 상기 하부 구리 플레이트(16)와 대향하는 상부 구리 플레이트(18) 및 상기 하부 및 상부 구리 플레이트(16, 18)에 전원을 가하는 전원 공급부(20)가 구비된다.

<20> 그런데, 종래의 구리 데코레이션 장치(10)를 사용하는 경우 결함 분석 공정으로 1매의 실리콘 웨이퍼(W)를 분석할 수 있다. 상기 1매의 실리콘 웨이퍼(W)를 분석하는데 소요되는 시간은 상기 실리콘 웨이퍼(W)의 분석을 위한 준비 과정을 포함하여 약 1시간 정도이다. 때문에, 상기 구리 데코레이션 장치(10)를 사용하여 일정한 시간 내에 결함 평가를 수행할 수 있는 실리콘 웨이퍼(W)의 숫자는 매우 제한적이다. 또한, 상기 실리콘 웨이퍼(W)의 분석을 수행할 때마다 매번 분석을 위한 장시간의 준비 과정을 수행하여야 하기 때문에, 작업이 매우 번거러워지는 문제점이 있다.

#### 【발명이 이루고자 하는 기술적 과제】

<21> 따라서, 본 발명의 목적은 다수매의 웨이퍼를 동시에 분석할 수 있는 구리 데코레이션에 의한 기판 분석 장치를 제공하는데 있다.

#### 【발명의 구성 및 작용】

<22> 상기한 목적을 달성하기 위하여 본 발명의 장치는,

<23> 전해액을 수용하기 위한 적어도 2개의 수용구를 포함하는 배스;

<24> 상기 수용구들 내의 표면에 각각 형성되고 분석용 기판을 상기 배스의 저면에 대해 수직 방향으로 삽입하도록 구성되는 슬롯들;

<25> 상기 수용구들 내에 각각 구비되고, 상기 수용구들 내에 삽입되는 기판 이면 전체 와 접촉하도록 위치하는 하부 구리 플레이트들;

<26> 상기 수용구들 내에 각각 구비되고, 상기 삽입되는 기판 전면과 이격되면서 상기 기판과 서로 대응하도록 위치하는 상부 구리 플레이트들; 및

<27> 상기 하부 및 상부 구리 플레이트들에 각각 연결되어 상기 하부 및 상부 구리 플레이트들에 전원을 공급하는 전원 공급부를 구비하는 구리 데코레이션에 의한 기판 분석 장치를 제공한다.

<28> 상기 각각의 수용구 내에 전해액은 서로 혼합되지 않도록 상기 수용구들은 서로 이격되어 있다.

<29> 상기한 목적을 달성하기 위하여 본 발명의 또다른 장치는,

<30> 내부의 분리벽에 의해 한정되는 적어도 2개의 수용구를 포함하고, 상기 각각의 수용구들에 독립적으로 전해액을 수용할 수 있도록 구성되는 배스;

<31> 상기 배스 내의 저면 전체에 놓여지는 하부 구리 플레이트;

<32> 상기 서브 배스들 내부에 각각 구비되고, 상기 하부 구리 플레이트와 이격되면서 서로 대향하도록 위치하는 상부 구리 플레이트들; 및

<33> 상기 하부 구리 플레이트 및 상기 상부 구리 플레이트들에 전원을 공급하는 전원 공급부를 구비하는 기판 분석 장치를 제공한다.

<34> 상기 각각의 수용구는 상기 수용구에 의해 한정되는 하부 구리 플레이트 상에 하나의 분석용 기판의 이면이 놓여지기에 충분하도록 형성한다.

<35> 상기한 목적을 달성하기 위하여 본 발명의 또다른 장치는,

<36> 저면에 적어도 2매의 분석용 기판의 이면이 놓여지기에 충분한 용적을 갖는 배스;

<37> 상기 배스 내의 저면 전체에 놓여져 다수의 분석용 기판을 동시에 상부면에 로딩시키는 하부 구리 플레이트;

<38> 상기 배스 내에 구비되고, 상기 하부 구리 플레이트와 이격되면서 서로 대향하도록 위치하는 상부 구리 플레이트; 및

<39> 상기 하부 구리 플레이트 및 상기 상부 구리 플레이트에 전원을 공급하는 전원 공급부를 구비하는 구리 데코레이션에 의한 기판 분석 장치를 제공한다.

<40> 상기 기판 분석 장치를 사용하면, 하나의 기판 분석 장치 내에서 동시에 다수매의 기판을 분석할 수 있다. 따라서, 분석 시간이 단축되는 효과가 있다.

<41> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하고자 한다.

<42> 실시예 1

<43> 도 2는 본 발명의 제1 실시예에 따른 구리 데코레이션에 의한 기판 분석 장치를 나타내는 단면도이다. 도 3은 본 발명의 제1 실시예에 따른 구리 데코레이션에 의한 기판 분석 장치를 나타내는 사시도이다.

<44> 이하에서는 도 2 및 도 3을 참조하여 설명한다.

<45> 도 2를 참조하면, 전해액(102)을 수용하기 위한 적어도 2개의 수용구(104)를 포함하는 배스(106)가 구비된다. 상기 각 수용구(104)들은 상기 각 수용구(104) 내부에 수용되어 있는 전해액(102)이 서로 혼합되지 않도록 서로 이격되어 있다. 이하에서는, n개의

수용구를 구비한 배스를 참고로 하여 설명한다. 그리고, 각각의 수용구는 제1 내지 제n 수용구라고하여 설명한다.

<46> 상기 각각의 수용구(104)들에는 상기 분석용 실리콘 웨이퍼(W)의 측면 일부분이 상기 수용구(104)의 저면과 접촉하도록 수직하게 삽입된다. 그리고, 상기 각각의 수용구(104)들은 상기 분석용 실리콘 웨이퍼(W)가 상기 수용구(104) 내부에 완전히 삽입될 수 있도록 소정의 깊이를 갖는다.

<47> 상기 각각의 수용구(104)들 내에 수용되는 전해액(102)은 메탄올을 포함한다. 상기 메탄올은 구리 이온에 대해 용해성이 우수하기 때문에, 구리 데코레이션 장치의 전해액으로 흔히 사용된다. 상기 분석용 실리콘 웨이퍼(W)는 웨이퍼 제조 공정을 통해 완성된 실리콘 베어 웨이퍼 상에 실리콘 산화막을 약 400 내지 1200Å정도 증착시켜서 형성한다. 상기 배스(106)는 불소 수지와 같은 젤연 물질로 형성된다.

<48> 상기 각각의 수용구(104)들 내부 표면에는 분석용 실리콘 웨이퍼(W)를 상기 배스(106)의 저면에 대해 수직 방향으로 삽입하도록 하는 슬롯(108, slot)이 구비된다. 상기 슬롯(108)은 상기 분석용 실리콘 웨이퍼(W)의 가장자리 부분을 지지한다. 상기 슬롯(108)은 하나의 수용구(104) 내에 하나의 분석용 실리콘 웨이퍼(W)가 삽입될 수 있도록 구비된다.

<49> 상기 제1 내지 제n 수용구(104) 각각의 내부에는 상기 삽입된 분석용 실리콘 웨이퍼(W)이면 전체와 접촉하도록 위치하는 제1 내지 제n 하부 구리 플레이트(110)가 구비된다. 즉, 상기 제1 수용구에는 상기 제1 수용구내에 삽입되는 실리콘 웨이퍼(W)이면 전체와 접촉하도록 제1 하부 구리 플레이트가 구비되고, 상기 제n 수용구에는 상기 제n 수용구내에 삽입되는 실리콘 웨이퍼(W)이면 전체와 접촉하도록 제n 하부 구리 플레이트가 구

비된다. 상기 분석용 실리콘 웨이퍼(W)가 상기 배스(106)의 저면에 대해 수직 방향으로 삽입되므로, 상기 제1 내지 제n 하부 구리 플레이트(110)에서 실리콘 웨이퍼(W)의 이면과 접촉되는 면은 상기 배스(106)의 저면에 대해 수직하게 위치한다.

<50> 상기 제1 내지 제n 수용구(104) 각각의 내부에는, 상기 제1 내지 제n 하부 구리 플레이트(110)와 서로 이격하면서 서로 대응하는 제1 내지 제n 상부 플레이트(112)가 구비된다. 즉, 상기 제1 수용구에는 상기 제1 하부 구리 플레이트와 서로 대응하도록 제1 상부 구리 플레이트가 구비되고, 상기 제n 수용구에는 상기 제n 하부 구리 플레이트와 서로 대응하도록 제n 상부 구리 플레이트가 구비된다. 이 때, 상기 하부 구리 플레이트(110)와 상기 상부 구리 플레이트(112)간의 간격은 상기 실리콘 웨이퍼(W)가 삽입되었을 때 상기 실리콘 웨이퍼(W)와 상부 구리 플레이트(112)가 서로 이격될 수 있도록 유지한다.

<51> 상기 하부 및 상부 구리 플레이트(110, 112)들에 각각 연결되어 상기 하부 및 상부 구리 플레이트(110, 112)들에 사이에 일정한 전계를 형성시키는 전원 공급부(114)가 구비된다. 상기 하부 구리 플레이트(110)들 및 상기 상부 구리 플레이트(112)들에는 상기 전원 공급부(114)로부터 전압이 인가되도록 하는 접속 단자(111, 113)를 포함할 수 있다. 상기 전원 공급부(114)는 상기 하부 및 상부 구리 플레이트(110, 112)들의 접속 단자(111, 113)들에 각각 접속되는 파워 케이블(114a)을 포함한다. 상기 전원 공급부(114)로부터 상기 하부 구리 플레이트(110)에는 -바이어스가 인가되고, 상기 상부 구리 플레이트(112)들에는 +바이어스가 인가된다.

<52> 상기 전원 공급부(114)를 하나만 구비하고, 상기 제1 내지 제n 하부 구리 플레이트(110) 및 제1 내지 제n 상부 구리 플레이트(112)는 상기 하나의 전원 공급부

(114)의 +바이어스 단자 및 -바이어스 단자에 각각 병렬로 연결될 수 있다. 즉, 상기 전원 공급부(114)의 +바이어스 단자와 연결되는 파워 케이블(114a)은 상기 제1 내지 제n 상부 구리 플레이트(112)와 병렬로 접속된다. 또한, 상기 전원 공급부(114)의 -바이어스 단자와 연결되는 파워 케이블(114a)은 상기 제1 내지 제n 하부 구리 플레이트(110)와 병렬로 접속된다. 상기 파워 케이블에서 상기 제1 내지 제n 상부 구리 플레이트(112)와의 연결 부위에는 각각 제1 내지 제n 상부 스위치 소자(116)가 연결된다. 또한, 상기 파워 케이블(114a)에서 상기 제1 내지 제n 하부 구리 플레이트(110)와의 연결 부위에는 각각 제1 내지 제n 하부 스위치 소자(118)가 연결된다. 따라서, 상기 제1 내지 제n 상부 스위치 소자(116)를 선택적으로 작동시켜 상기 제1 내지 제n 상부 구리 플레이트(112) 중에서 선택적으로 전압을 인가할 수 있다. 또한, 상기 제1 내지 제n 하부 스위치 소자(118)를 선택적으로 작동시켜 상기 제1 내지 제n 하부 구리 플레이트(110) 중에서 선택적으로 전압을 인가할 수 있다. 도시된 바와 같이, 상기 제1 내지 제n 상부 스위치 소자(116) 및 제1 내지 제n 하부 스위치 소자(118)를 함께 구비할 수도 있다. 그러나, 상기 상부 스위치 소자(116)와 상기 상부 스위치 소자(116)와 대응하는 하부 스위치 소자(118) 중 어느 하나만을 OFF 시키더라도 상기 상부 및 하부 스위치 소자(116, 118)들과 연결되어 있는 상부 및 하부 구리 플레이트(112, 110)사이에는 전계가 형성되지 않는다. 때문에, 상기 제1 내지 제n 상부 스위치 소자(116)만을 구비하거나 또는 상기 제1 내지 제n 하부 스위치(118) 소자만을 구비하여도 무방하다.

<53>        도 4는 본 발명의 제1 실시예의 변형된 형태를 도시하였다.

<54>        도 4를 참조하면, 상기 전원 공급부(114)는 수용구(104)의 수만큼 구비할 수 있다. 따라서, 상기 각각의 전원 공급부(114)의 + 및 - 바이어스 단자는 상기 각각의 수용구

(104) 내에 있는 상부 구리 플레이트(112) 및 하부 구리 플레이트(110)에 직렬로 연결한다. 상기 다수의 전원 공급부(114)를 제1 내지 제n 전원 공급부라 한다면, 제1 전원 공급부는 제1 상부 구리 플레이트와 제1 하부 구리 플레이트와 직렬 연결된다. 그리고, 제n 전압 공급부는 제n 상부 구리 플레이트와 제n 하부 구리 플레이트와 직렬 연결된다.

<55> 상기 구성을 갖는 상기 기판 분석 장치를 사용하면, 상기 각각의 수용구들 내에서 독립적으로 실리콘 웨이퍼를 분석할 수 있다. 때문에, 하나의 기판 분석 장치 내에서 동시에 다수개의 실리콘 웨이퍼를 분석할 수 있다.

<56> 또한, 상기 실리콘 웨이퍼가 상기 수용구 내에 수직 방향으로 인입되므로 수용구의 수평 방향으로의 사이즈가 매우 감소된다. 때문에, 상기 수용구가 매우 많아지더라도 상기 기판 분석 장치의 크기는 크게 증가하지는 않는다.

<57> 상기 제1 실시예에 따른 구리 데코레이션에 의한 기판 분석 장치를 사용하여 실리콘 웨이퍼를 분석하는 방법에 대해 개략적으로 설명한다.

<58> 도 5는 구리 데코레이션에 의해 실리콘 웨이퍼를 분석하는 방법을 나타내는 흐름도이다.

<59> 우선, 분석 대상이 되는 실리콘 웨이퍼(W)들의 이면을 예칭한다.(S10) 상기 이면 예칭 공정은 상기 분석용 실리콘 웨이퍼(W) 이면에 형성되어 있는 자연 산화막등을 제거하여 상기 분석용 실리콘 웨이퍼(W) 이면이 전기적으로 도통되도록 하는 공정이다. 상기 분석용 실리콘 웨이퍼(W)상에는 실리콘 산화막이 약 400 내지 1200Å정도 증착되어 있다. 그런데, 상기 구리 데코레이션에 의한 기판 분석 장치를 사용하는 경우에는 상기 분석 장치에 포함되는 수용구(104)의 숫자만큼의 분석용 실리콘 웨이퍼(W)를 동시에 분석

할 수 있다. 그러므로, 상기 분석 장치에서 동시에 분석을 수행할 수 있는 매수 이내의 분석용 실리콘 웨이퍼(W)들에 대해서 상기 예칭 공정을 수행한다.

<60> 상기 수용구(104)들 내에 구비되는 하부 및 상부 구리 플레이트(110, 112)들을 세정한다.(S12)

<61> 상기 각각의 수용구(104)내에 전해액(102)을 주입한다.(S14)

<62> 상기 전해액(102)이 주입되어 있는 수용구(104)들 내에 각각 더미 웨이퍼를 로딩하고, 상기 전원 공급부(108)로부터 상기 수용구(104)들 내의 하부 및 상부 구리 플레이트(110, 112)에 전압을 인가한다.(S16) 이에 따라, 하부 및 상부 구리 플레이트(110, 112) 사이에 전계가 형성되고, 상기 상부 구리 플레이트(112)로부터 제공되는 구리 이온이 상기 전해액(102) 내에 용해된다. 상기 전해액(102) 내에 구리 이온이 충분히 용해되도록 하기 위해서는 상기 과정을 30분 내지 1시간 정도로 장시간 동안 수행하여야 한다. 상기 로딩되는 각각의 더미 웨이퍼에는 약 1000Å정도의 산화막이 상부면에 형성되어 있다. 이 때, 상기 전압은 분석용 실리콘 웨이퍼(W)가 로딩되어 분석을 직접 수행하는 수용구(104)내의 하부 및 상부 구리 플레이트(110, 112)에만 선택적으로 인가할 수도 있다.

<63> 상기 전해액(102) 내에 구리 이온이 충분히 용해되면, 상기 더미 웨이퍼들을 언로딩하고, 분석용 실리콘 웨이퍼(W)들을 상기 각각의 수용구(104)들 내에 로딩한다.(S18)

<64> 이어서, 상기 하부 및 상부 구리 플레이트(110, 112)들에 전압을 인가하여 구리 이온을 상기 분석용 실리콘 웨이퍼(W)의 결함 부위에 대코레이션한다.(S20)

<65> 상기 분석용 실리콘 웨이퍼(W)를 상부면에는 얇은 두께의 실리콘 산화막이 형성되어 있다. 그런데, 상기 실리콘 산화막은 상기 분석용 실리콘 웨이퍼(W)에서 결정 결함이 있는 부위에는 상대적으로 얇게 형성된다. 때문에, 상기 하부 구리 플레이트(110)에 네 가터브(-) 바이어스가 가해지면 상기 결정 결함이 있는 부위에 얇게 형성되어 있는 실리콘 산화막은 항복되고, 상기 네가터브 바이어스에 의해 상기 전해액(102) 내의 구리 양이온이 환원되면서 상기 결정 결함이 있는 부위에만 구리가 증착된다. 그리고, 상기 구리는 실리콘 웨이퍼의 벌크 내로 확산되어 구리 석출물로 데코레이션된다. 상기 구리 데코레이션의 분포 및 밀도등에 의해 상기 분석용 실리콘 웨이퍼에서의 결정 결함을 분석한다.

<66> 이어서, 상기 분석용 실리콘 웨이퍼(W)를 세정한다.(S22)

<67> 상기 방법에 의하면, 다수매의 분석용 실리콘 웨이퍼(W)를 하나의 측정 장치를 사용하여 동시에 분석할 수 있다. 따라서, 분석 시간을 매우 단축시킬 수 있는 장점이 있다. 또한, 종래에는 실리콘 웨이퍼를 1매씩 분석할 때마다 매번 장시간 수행하여야 하는 분석 준비 단계들을 수행하여야 하므로 작업이 매우 복잡하였다. 그러나, 상기 방법에 의하면 1번의 분석 준비 단계를 수행하면 다수매의 실리콘 웨이퍼에 대해 분석을 수행할 수 있는 장점이 있다.

<68> 실시예 2

<69> 도 6은 본 발명의 제2 실시예에 따른 분석 장치를 나타내는 개략적인 사시도이다.

<70> 전해액을 독립적으로 수용하기 위한 적어도 2개의 수용구(204)들을 포함하는 배스(206)가 구비된다. 상기 각각의 수용구(204)들은 상기 배스(206) 내부에 설치된 분리벽에 의해 한정된다. 상기 분리벽에 의해 한정되는 수용구(204)는 상기 하나의 수용구(204)의 저면에 분석용 실리콘 웨이퍼(W)의 이면이 놓여지기에 충분한 크기를 갖도록 구비된다. 이하에서는, 상기 배스(206)내에 포함되는 상기 수용구(204)들을 제1 내지 제n 수용구(204)라고 하여 설명한다.

<71> 상기 배스(206)내의 저면 전체에는 하부 구리 플레이트(210)가 놓여진다. 상기 하부 구리 플레이트(210)의 상부면에는 분석용 실리콘 웨이퍼(W)의 이면이 놓여진다. 그리고, 상기 각각의 수용구(204)에 의해 한정되는 하부 구리 플레이트(210) 상에는 하나의 분석용 실리콘 웨이퍼(W)의 이면이 놓여지기에 충분하도록 형성된다. 따라서, 상기 하나의 수용구(204)내에 위치하는 하부 구리 플레이트(210)상에는 하나의 분석용 실리콘 웨이퍼(W)가 로딩된다.

<72> 상기 제1 내지 제n 수용구(204)들 내부에 각각 하나씩 구비되고, 상기 하부 구리 플레이트(210)와 서로 이격되면서 서로 대향하도록 위치하는 제1 내지 제n 상부 구리 플레이트(212)가 구비된다. 상기 제1 내지 제n 상부 구리 플레이트(212)는 상기 각각의 수용구(204) 내의 하부 구리 플레이트(210) 상에 로딩되는 분석용 실리콘 웨이퍼(W)들의 전면과 서로 대향한다. 이 때, 상기 하부 구리 플레이트(210)와 상기 상부 구리 플레이트(212)간의 간격은 로딩되는 실리콘 웨이퍼(W)와 상기 상부 구리 플레이트(212)가 서로 충분히 이격될 수 있도록 유지한다. 도시하자는 않았으나, 상기 수용구(204)에는 상기 상부 구리 플레이트(212)를 지지하기 위한 지지대를 구비할 수 있다.

<73> 상기 하부 구리 플레이트(210) 및 상기 제1 내지 제n 상부 구리 플레이트(212)에는 각각 외부의 전원 공급부(214)와 접속하는 접속 단자(213)를 구비한다.

<74> 상기 하부 구리 플레이트(210) 및 상기 제1 내지 제n 상부 구리 플레이트(212)들에 전원을 공급하는 전원 공급부(214)를 구비한다.

<75> 상기 전원 공급부(214)는 하나를 구비한다. 상기 전원 공급부(214)는 네거티브 및 포지티브의 바이어스 단자와 연결되는 파워 케이블(214a)들을 포함한다. 상기 포지티브 바이어스 단자와 연결되는 파워 케이블(214a)들은 각각 상기 제1 내지 제n 상부 구리 플레이트(212)와 각각 접속된다. 또한, 상기 전원 공급부(214)의 네거티브 바이어스 단자와 연결되는 파워 케이블(214a)은 상기 하부 구리 플레이트(210)와 접속된다. 상기 제1 내지 제n 상부 구리 플레이트(212)와 상기 각각의 파워 케이블(214a)들이 서로 연결되는 부위에는 각각 제1 내지 제n 상부 스위치 소자(216)가 연결된다. 따라서, 상기 제1 내지 제n 상부 스위치 소자(216)를 선택적으로 온/오프시켜 원하는 상부 구리 플레이트에만 선택적으로 전압을 인가할 수 있다.

<76> 상기 하부 구리 플레이트(210)는 배스(206) 저면 전체에 걸쳐 놓여져 있으므로 선택적으로 전압을 인가할 수 없다. 그러나, 상기 상부 구리 플레이트(212)는 상기 각각의 수용구(204) 내에 하나씩 구비되어 있으므로 선택적으로 전압을 인가할 수 있다. 때문에, 분석용 실리콘 웨이퍼(W)가 로딩되어 있는 수용구(204) 내에 위치한 상부 구리 플레이트(212)에만 선택적으로 전압을 인가하여 상기 선택된 상부 구리 플레이트(212) 및 하부 구리 플레이트(210)에 전류를 형성할 수 있다.

<77> 실시예 3

<78> 도 7은 본 발명의 제3 실시예에 따른 분석 장치를 나타내는 개략적인 사시도이다.

<79> 전해액을 수용하기 위한 배스(306)가 구비된다. 상기 배스(306)는 상기 배스(306)의 저면에 적어도 2매의 분석용 실리콘 웨이퍼(W)의 이면이 놓여질 수 있는 크기를 갖는다.

<80> 상기 배스(306)내의 저면 전체에는 하부 구리 플레이트(310)가 놓여진다. 상기 하부 구리 플레이트(310)의 상부면에는 적어도 2개의 분석용 실리콘 웨이퍼(W)의 이면이 놓여진다.

<81> 상기 하부 구리 플레이트(310)와 대응하도록 상부 구리 플레이트(312)가 구비된다. 상기 상부 구리 플레이트(312)는 상기 하부 구리 플레이트(310)의 크기와 거의 동일하다.

<82> 상기 하부 구리 플레이트(310) 및 상기 상부 구리 플레이트(312)에는 각각 외부의 전원 공급부(314)와 접속하기 위한 접속 단자(313)가 구비된다.

<83> 상기 하부 구리 플레이트(310) 및 상기 상부 구리 플레이트(312)에 전원을 공급하는 전원 공급부(314)를 구비한다. 상기 전원 공급부(314)는 포지티브 및 네거티브 바이어스 단자와 각각 연결되는 파워 케이블(314a)을 포함한다. 상기 포지티브 바이어스 단자와 연결되는 파워 케이블(314a)은 상기 상부 구리 플레이트(312)와 각각 접속된다. 또한, 상기 전원 공급부(314)의 네거티브 바이어스 단자와 연결되는 파워 케이블(314a)은 상기 하부 구리 플레이트(310)와 접속된다.

<84> 상기 구성을 갖는 분석 장치는 적어도 2개의 분석용 웨이퍼를 로딩하여 다수매의 웨이퍼에 대해 동시에 분석을 수행할 수 있다. 따라서, 분석 시간이 단축되는 효과가 있다.

#### 【발명의 효과】

<85> 상술한 바와 같이 본 발명에 의하면, 다수매의 분석용 실리콘 웨이퍼를 하나의 측정 장치를 사용하여 동시에 분석할 수 있다. 따라서, 분석 시간을 매우 단축시킬 수 있는 장점이 있다. 또한, 1회의 분석 준비 단계를 수행하여 다수매의 실리콘 웨이퍼에 대해 분석을 수행할 수 있어 작업이 간편해지는 장점이 있다.

<86> 상술한 바와 같이, 본 발명의 바람직한 실시예를 참조하여 설명하였지만 해당 기술 분야의 숙련된 당업자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

**【특허청구범위】****【청구항 1】**

전해액을 수용하기 위한 적어도 2개의 수용구들을 포함하는 배스;

상기 수용구들 내의 표면에 형성되고 분석용 기판이 상기 배스의 저면에 대해 수직 방향으로 삽입하도록 구성되는 슬롯들;

상기 수용구들 내에 각각 구비되고, 상기 수용구들 내에 삽입되는 기판 이면 전체와 접촉하도록 위치하는 하부 구리 플레이트들;

상기 수용구들 내에 각각 구비되고, 상기 삽입되는 기판 전면과 이격되면서 상기 기판과 서로 대응하도록 위치하는 상부 구리 플레이트들; 및

상기 하부 및 상부 구리 플레이트들과 각각 연결되어 상기 하부 및 상부 구리 플레이트들에 전원을 공급하는 전원 공급부를 구비하는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 2】**

제1항에 있어서, 상기 각각의 수용구 내에 수용된 전해액은 서로 혼합되지 않도록 상기 각 수용구들은 서로 이격되어 있는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 3】**

제1항에 있어서, 상기 수용구들 내에 각각 구비되는 하부 구리 플레이트들 및 상부 구리 플레이트들은 하나의 전원 공급부에 병렬로 연결되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 4】**

제3항에 있어서, 상기 전원 공급부로부터 각각의 하부 구리 플레이트에 선택적으로 전원이 공급되도록 상기 전원 공급부와 상기 각각의 하부 구리 플레이트의 연결 부위에 각각 제1 스위치 소자들이 연결되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 5】**

제3항에 있어서, 상기 전원 공급부로부터 각각의 상부 구리 플레이트에 선택적으로 전원이 공급되도록 상기 전원 공급부와 상기 각각의 상부 구리 플레이트의 연결 부위에 각각 제2 스위치 소자들이 연결되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 6】**

제1항에 있어서, 상기 수용구의 수만큼의 전원 공급부를 구비하고, 상기 각각의 상부 구리 플레이트 및 하부 구리 플레이트에 상기 각각의 전원 공급부에 직렬로 연결되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 7】**

제1항에 있어서, 상기 전원 공급부의 네거티브 바이어스는 상기 하부 구리 플레이트와 연결되고, 포지티브 바이어스는 상기 상부 구리 플레이트와 연결되는 것을 특징으로 하는 기판 분석 장치.

**【청구항 8】**

제1항에 있어서, 상기 하부 구리 플레이트는 전원 공급부와 접속하는 접속 단자를 포함되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 9】**

제1항에 있어서, 상기 상부 구리 플레이트는 전원 공급부와 접속하는 접속 단자를 포함되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 10】**

제1항에 있어서, 상기 전해액은 메탄올을 포함하는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 11】**

제1항에 있어서, 상기 수용구는 분석용 기판이 상기 수용구 내에 수직 방향으로 완전히 삽입되도록 소정의 깊이로 형성하는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 12】**

내부의 분리벽에 의해 한정되는 적어도 2개의 수용구를 포함하고, 상기 각각의 수용구들에 독립적으로 전해액을 수용할 수 있도록 구성되는 배스;

상기 배스 내의 저면 전체에 놓여지는 하부 구리 플레이트;

상기 서브 배스들 내부에 각각 구비되고, 상기 하부 구리 플레이트와 이격되면서 서로 대향하도록 위치하는 상부 구리 플레이트들; 및

상기 하부 구리 플레이트 및 상기 상부 구리 플레이트들에 전원을 공급하는 전원 공급부를 구비하는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

#### 【청구항 13】

제12항에 있어서, 상기 각각의 수용구는 상기 각 수용구에 의해 한정되는 하부 구리 플레이트 상에 하나의 분석용 기판의 이면이 놓여지기에 충분하도록 형성하는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

#### 【청구항 14】

제12항에 있어서, 상기 전원 공급부로부터 각각의 상부 구리 플레이트에 선택적으로 전원이 공급되도록 상기 전원 공급부와 상기 각각의 상부 구리 플레이트의 연결 부위에 각각 스위치 소자들이 연결되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

#### 【청구항 15】

제12항에 있어서, 상기 하부 구리 플레이트는 전원 공급부와 접속하는 접속 단자를 포함되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

#### 【청구항 16】

제12항에 있어서, 상기 상부 구리 플레이트는 전원 공급부와 접속하는 접속 단자를 포함되는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 17】**

제12항에 있어서, 상기 전원 공급부의 네거티브 바이어스는 상기 하부 구리 플레이트와 연결되고, 포지티브 바이어스는 상기 상부 구리 플레이트와 연결되는 것을 특징으로 하는 기판 분석 장치.

**【청구항 18】**

저면에 적어도 2매의 분석용 기판의 이면이 놓여지기에 충분한 용적을 갖고 내부에 전해액을 수용하는 배스;

상기 배스 내의 저면 전체에 놓여지고 분석용 기판들을 동시에 상부면에 로딩시키는 하부 구리 플레이트;

상기 배스 내에 구비되고, 상기 하부 구리 플레이트와 이격되면서 서로 대향하도록 위치하는 상부 구리 플레이트; 및

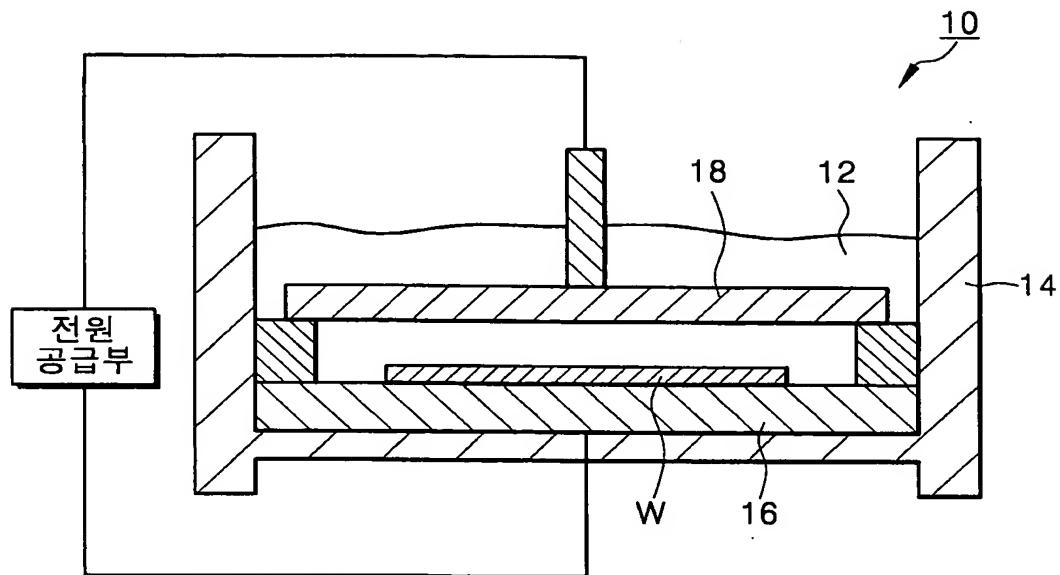
상기 하부 구리 플레이트 및 상기 상부 구리 플레이트에 전원을 공급하는 전원 공급부를 구비하는 것을 특징으로 하는 구리 데코레이션에 의한 기판 분석 장치.

**【청구항 19】**

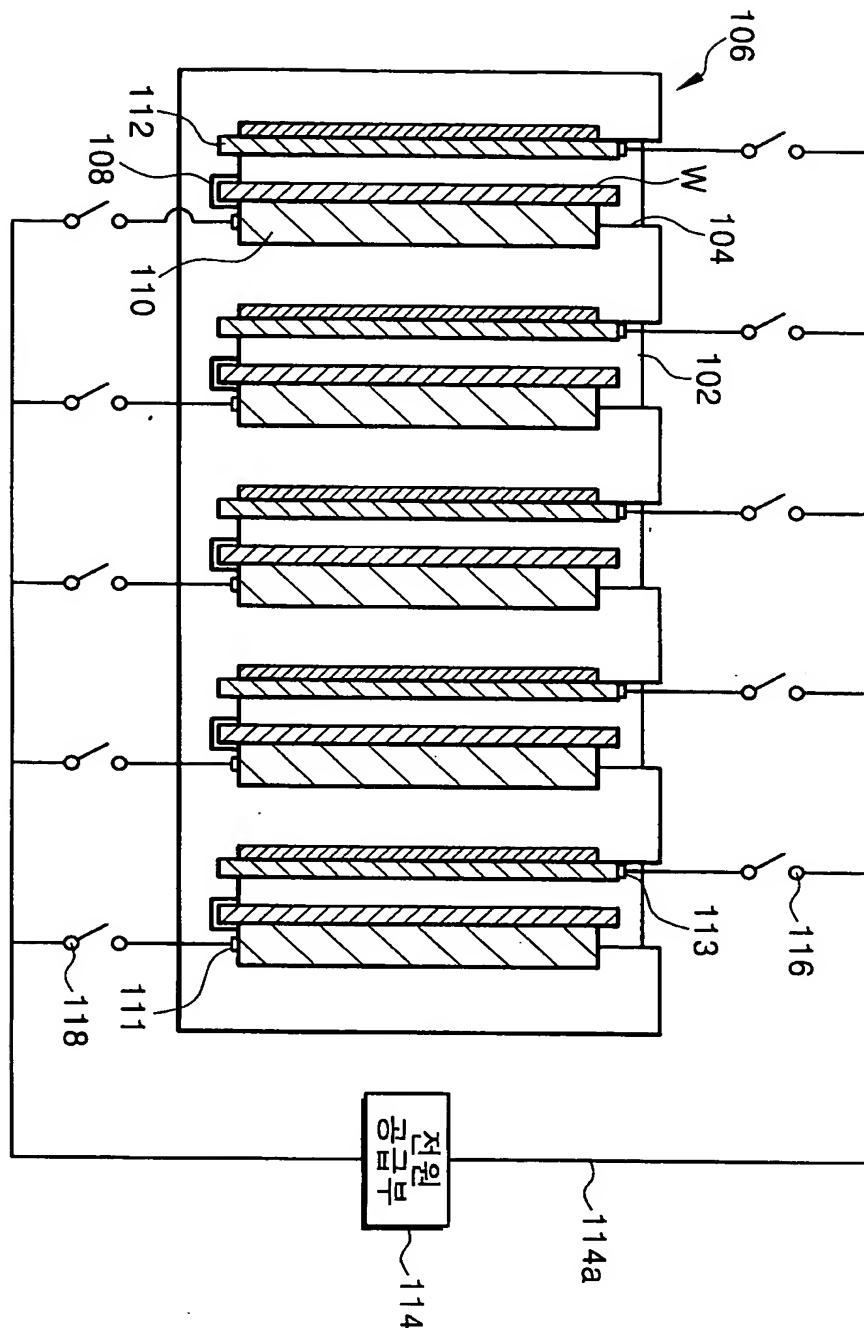
제18항에 있어서, 상기 전원 공급부의 네거티브 바이어스는 상기 하부 구리 플레이트와 연결되고, 포지티브 바이어스는 상기 상부 구리 플레이트와 연결되는 것을 특징으로 하는 기판 분석 장치.

## 【도면】

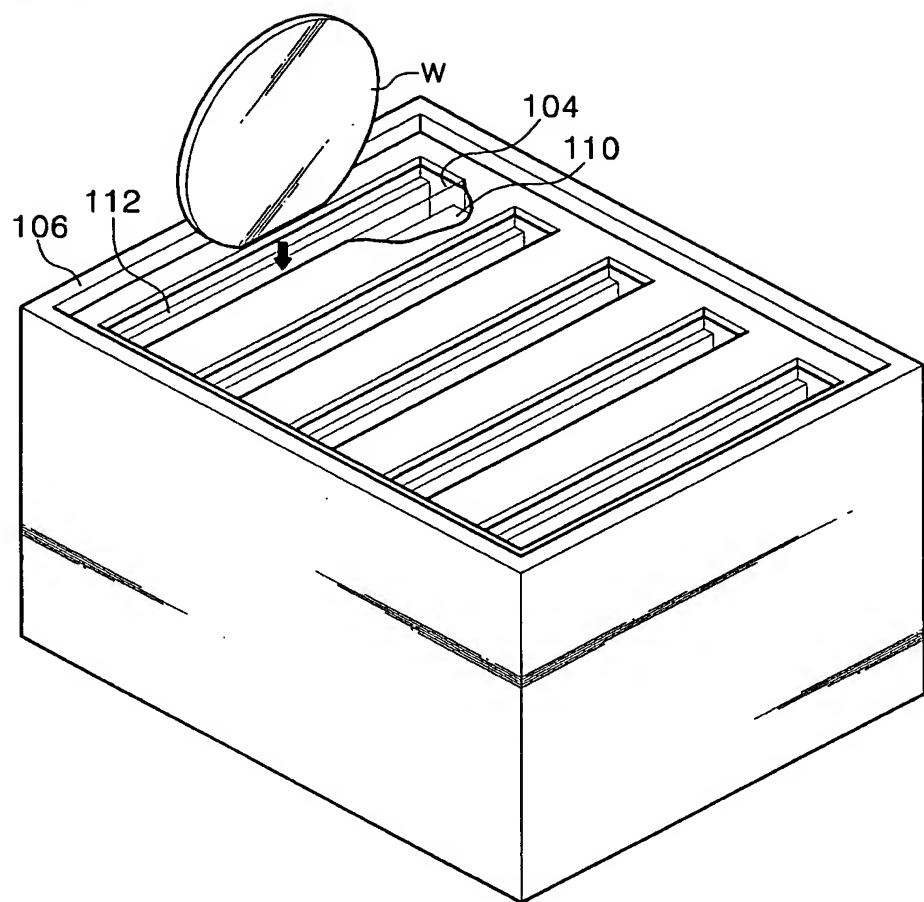
【도 1】



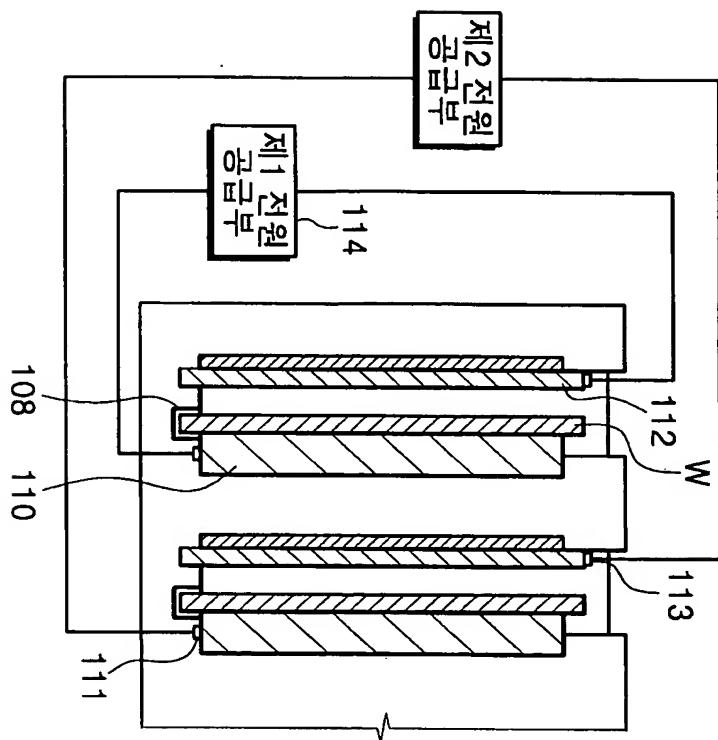
【도 2】



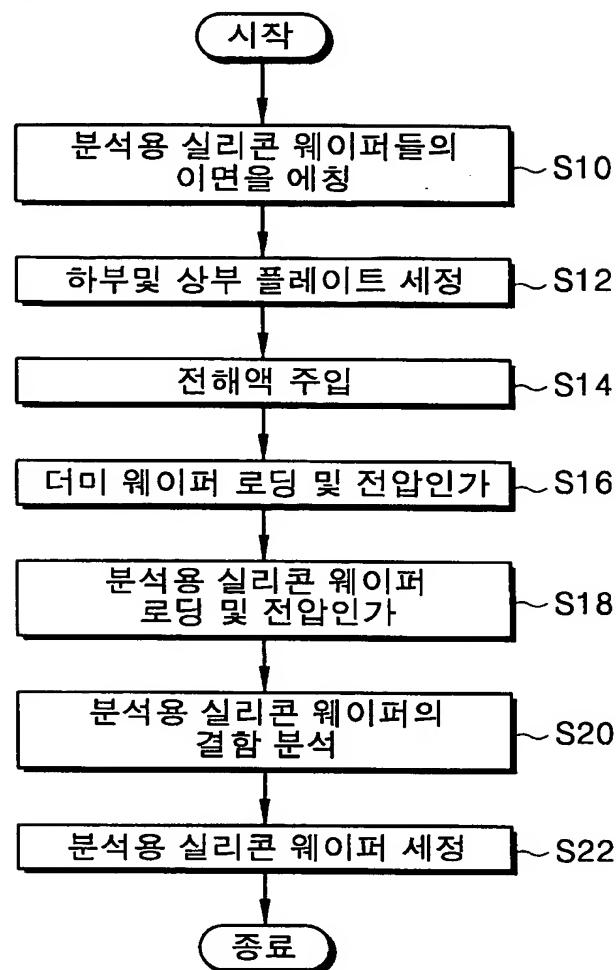
【도 3】



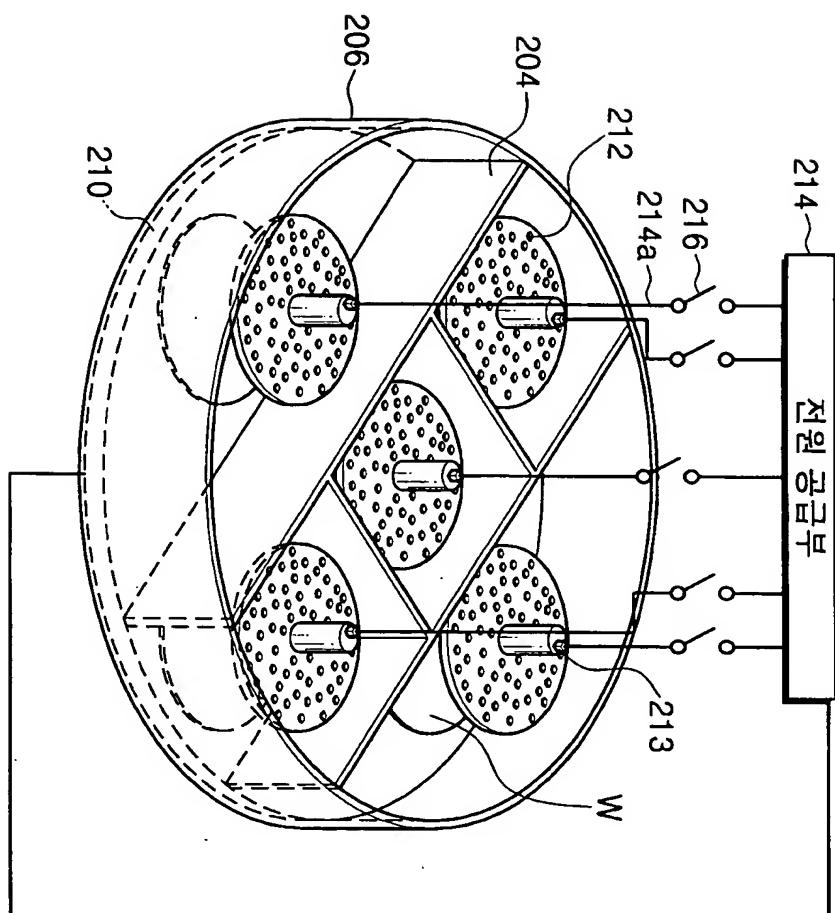
【도 4】



【도 5】



### 【도 6】



【도 7】

